

ANALISIS ESPECTRAL DE TERREMOTOS MEDIANTE UN SISTEMA HIBRIDO DIGITAL-ANALOGICO

Raúl HUSID*
Luis ABRAMSON**

RESUMEN

Se describe el diseño y construcción de un registro o memoria de paso para un convertidor numérico-analógico a base de microcircuitos. Su función es servir de enlace y de adaptador de la información entre las tarjetas perforadas y el convertidor numérico-analógico. Este último entrega una señal de voltaje que corresponde al acelerograma que fue digitalizado inicialmente, permitiendo de este modo el procesamiento del mismo, aplicando métodos exclusivos de la computación analógica con la consiguiente flexibilidad y economía de operación que les son característicos.

Se indican los resultados obtenidos en inscriptores, comparándolos con los arrojados por el método puramente digital. Se concluye que el método utilizado es satisfactorio, pues es perfectamente comparable en su exactitud con el anterior.

INTRODUCCION

En el presente trabajo se discute la posibilidad de procesar acelerogramas de terremotos que se encuentran digitalizados en tarjetas perforadas, para obtener las respuestas en forma continua.

Después de un exhaustivo análisis de alternativas, se concluyó que existiendo en el Laboratorio de Computadores y Servomecanismos de la Facultad de Ciencias Físicas y Matemáticas de la Universidad de Chile, un lector fotoeléctrico de cinta

*Profesor de Dinámica Avanzada y Jefe de la Sección Ingeniería Sísmica del Departamento de Geofísica, Sismología y Geodesia de la Universidad de Chile. Profesor de Ingeniería Antisísmica y Decano de la Facultad de Ingeniería Civil, Universidad Federico Santa María, Valparaíso, Chile.

**Ingeniero Civil Electricista, Universidad de Chile.

perforada, LCP, y un convertidor digital analógico, CNA, si se podía transferir la información contenida en las tarjetas a una cinta perforada cuyo código estuviera de algún modo relacionado con el utilizado por el CNA se podría obtener, finalmente, de este último una señal analógica que representara el acelerograma digitalizado inicialmente.

Se planteó en esta forma el desarrollo del presente trabajo que consiste en procesar acelerogramas digitalizados de terremotos mediante un computador analógico, CA. El método resulta especialmente útil cuando el acelerógrafo no registra en cinta magnética.

Como consecuencia de lo dicho anteriormente resulta que el trabajo se ha desarrollado en dos partes fundamentales.

En primer lugar se obtiene el acelerograma en forma de señal analógica (voltaje) de manera que esta señal reproduzca con la mayor fidelidad posible la función acelerograma inicialmente digitalizada.

En segundo lugar se procesa en el CA la señal analógica obtenida en el punto anterior con el objeto de obtener los espectros de respuesta de ésta, así como también para aplicar cualquier tipo de operación matemática a la señal.

Debemos señalar que un computador analógico proporciona varias ventajas de análisis. Las principales son: una fácil graficación de la función forzante (acelerograma) o cualquiera de sus integrales o derivadas; una obtención simple y rápida de las funciones respuestas en forma gráfica; la facilidad de cambio de los valores de los parámetros del sistema bajo estudio con sólo variar potenciómetros de CA; y la economía de operación.

Las ventajas recién señaladas son aun más notorias cuando el computador digital que se utiliza no cuenta con un plotter.

El sistema utilizado que se expone más adelante, tiene limitaciones; en su mayoría provenientes del lector de cinta perforada LCP, y de la unidad de salida por cinta del Computador Digital ER 56.

Se destaca que el sistema utilizado es uno de los posibles, pero el más adecuado si se consideran los equipos disponibles. Se deja especial constancia de que es posible mejorar en forma considerable el sistema propuesto en este trabajo, una vez que se establezca la bondad de los resultados.

Se podría, por ejemplo, mejorar la velocidad de lectura o grabar directamente en cinta magnética la señal del acelerógrafo que luego se reproduciría directamente a la entrada del computador analógico, eliminando así todos los errores producidos en la digitalización y transformación híbrida.

La teoría del espectro de respuesta y las funciones que se utilizan en la actualidad para el análisis de terremotos, aparecen en una publicación de Husid¹.

A continuación se da un panorama general del sistema híbrido utilizado en este trabajo y basándose en las características de este sistema se presenta el programa destinado a obtener las cintas perforadas.

Así mismo se indican los problemas de diseño del registro intercalado en el sistema entre el LCP y el CNA y se expone el procesamiento, en el CNA, entregando en forma gráfica los resultados.

Se comparan los resultados obtenidos con aquellos provenientes de un análisis puramente digital.

Por último, se entregan las sugerencias y conclusiones finales.

SISTEMA HIBRIDO

Como se dijo anteriormente, el sistema híbrido tiene como misión transformar en una señal continua el acelerograma que se encuentra inicialmente digitalizado (en nuestro caso, un voltaje), de modo de poder operar con éste, como función de entrada al CA.

Una vez obtenida esta señal, el procesamiento de ella y el análisis de las respuestas a esta señal usada como función forzante de un sistema de 2^o orden, es un proceso netamente analógico, llevado a cabo por los amplificadores operacionales y otros elementos del CA².

Si bien es cierto que en el proceso de digitalización el operador influye en los datos, el método aquí expuesto es independiente del operador.

El propósito primordial de este trabajo es abrir la posibilidad de procesamiento de acelerogramas en forma analógica y como este método es satisfactorio, se puede obtener el acelerograma directamente en forma analógica por medio de su grabación en cinta magnética.

Los autores están informados que en U.S.A. ya se está produciendo un acelerógrafo con grabación en cinta magnética y cabe esperar que el presente método de análisis analógico goce de amplia aceptación en un futuro cercano.

Condiciones que debe cumplir la señal analógica. La función forzante ya obtenida en forma de un voltaje cuya amplitud varía según la función acelerograma inicial, debe cumplir con ciertas condiciones que hemos impuesto a priori y que limitan en definitiva los métodos alternativos de obtención de la misma.

Las condiciones impuestas son:

- a) Debe ser posible obtenerla y repetirla tantas veces como se requiera.
- b) Debe poderse cambiar su base de tiempo de acuerdo especialmente a la frecuencia natural de oscilación del sistema en estudio.
- c) Debe tener un error en los puntos digitalizados tal que en valor absoluto sea despreciable frente al error cometido por el operador en la digitalización de éstos.

Presentación de los datos. El presente trabajo ha sido realizado a base de terremotos generados artificialmente por Paul C. Jennings del California Institute of Technology³.

El proceso comenzó con un ruido blanco aproximado, es decir, un proceso con densidad espectral de potencia constante en el rango de interés. El ruido blanco se generó en un computador digital IBM 7090 a partir de una serie de números al azar con media nula y varianza unitaria. El ruido blanco fue pasado por un filtro lineal, obteniéndose así terremotos artificiales que son parte de un proceso estocástico gaussiano estacionario.

Las propiedades del filtro fueron determinadas a partir de los espectros promedio de velocidad para amortiguamiento nulo de acuerdo a Housner⁴.

La presentación de los datos digitalizados se hizo en el formato 6F11.7 y

los acelerogramas están normalizados en la siguiente forma:

Nº de valores	: 1201
Intervalo de muestreo (Δt)	: 0.025 s
Unidad de aceleración	: (pie/s^2)

Hacemos notar que la razón primordial por la que se eligió trabajar con estos terremotos artificiales, es su frecuencia constante de muestreo, ya que ello permite la utilización del tiempo real o tiempo máquina como base de tiempo.

Este es un punto a favor del análisis de acelerogramas digitalizados en computadores digitales, sin embargo, por las razones explicadas anteriormente, esto no constituirá ventaja efectiva, si la aceleración del suelo se obtiene grabada directamente en cinta magnética. En este caso no se trataría de muestreo sino de señal continua.

Descripción del sistema. Como lo dijimos ya, el sistema híbrido digital-analógico que presentamos a continuación tiene como única misión producir el acelerograma entregado en forma de tarjetas perforadas como una señal analógica. Esto se ha logrado transformando la información a cinta perforada.

La elección de cinta perforada es una alternativa que cumple con las condiciones que se señalaron antes.

Si esta cinta perforada CP, es leída por el LCP, la información digital contenida en ella es transformada a pulsos eléctricos que pueden procesarse de acuerdo a las técnicas de circuitos digitales actuales con el objeto de alimentar un convertidor digital-analógico que es en definitiva el elemento del sistema híbrido que efectúa la conversión a señal analógica.

El procesamiento de los pulsos antes mencionados se efectúa en una memoria de paso MP, expresamente diseñada y construída por los autores para este objeto.

El sistema híbrido está formado, entonces, por: un lector fotoeléctrico de cinta perforada; una memoria de paso, y un convertidor numérico-analógico.

La transformación de la información en tarjetas de formato 6F11.7 a cinta perforada se hizo en dos etapas, la de normalización y cambio de formato en el computador digital IBM/360, y la de obtención de la cinta perforada en el computador digital ER56 de la Universidad de Chile, pudiendo utilizarse cualquier otro que salga por CP.

Código de entrada al CNA. Se obtienen los valores numéricos con el código de entrada al CNA que se presenta en la Tabla I.

Como se ve en las columnas c y d, un número negativo se representa como complemento a 1 del valor numérico en binario puro. También se ve en la Tabla I que el valor analógico cero se puede representar de dos modos: 10000000 y 01111111.

Se utilizó la primera forma por razones que se verán más adelante en conexión con la estructura de la cinta perforada.

Se concluye que el número de valores positivos representables es de 255, el número de valores negativos representables es de 255, y el número total de valores representables es de 511.

Debido a esta restricción ha sido necesario efectuar una normalización de los valores digitales iniciales. Se destaca que la normalización es función del

convertidor utilizado.

Un convertidor numérico-analógico es básicamente un amplificador operacional en que las ganancias de las diferentes entradas siguen una progresión geométrica. Estas entradas son conectadas o no a una tensión de referencia.

En la Fig. 1(a) se muestra un amplificador operacional conectado como sumador en general.

TABLA I
CODIGO DE ENTRADA AL CNA

a	b	c	d	e	f
Canal	Función	Nivel Lógico Para N ^o Positivo	Nivel Lógico Para N ^o Negativo	Valor Numérico	Valor Analógico mV
2 ⁸	Signo	1	0		
2 ⁷	Digito Binario	1	0	128	5000
2 ⁶	Digito Binario	1	0	64	2500
2 ⁵	Digito Binario	1	0	32	1250
2 ⁴	Digito Binario	1	0	16	625
2 ³	Digito Binario	1	0	8	312,5
2 ²	Digito Binario	1	0	4	156,2
2 ¹	Digito Binario	1	0	2	78,1
2 ⁰	Digito Binario	1	0	1	39,2
Σ				255	9961

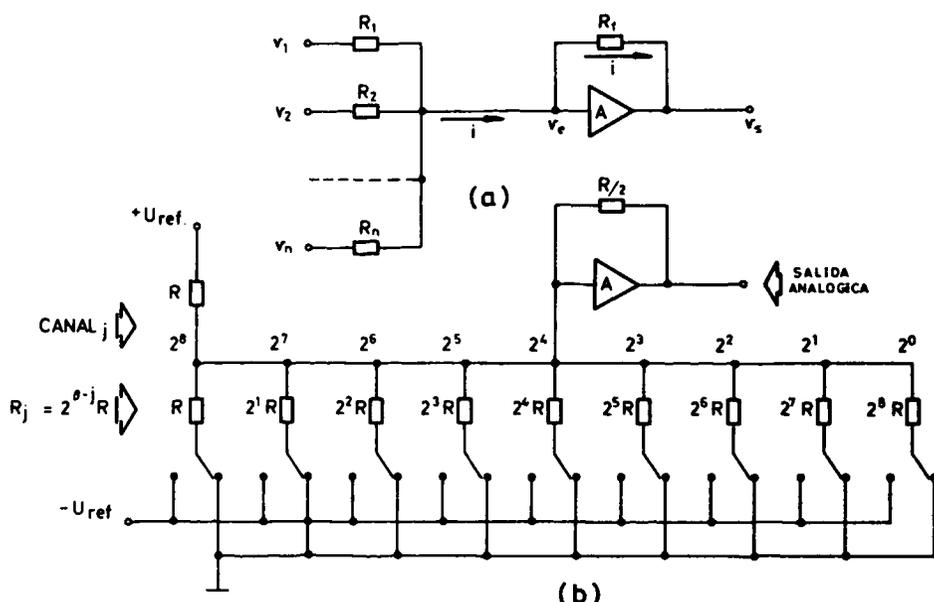


Fig. 1 a) Esquema de un amplificador operacional.
b) Disposición del convertidor numérico-analógico.

Se cumple que:

$$v_s = -R_f i = - \left[\frac{R_f}{R_1} v_1 + \frac{R_f}{R_2} v_2 + \dots + \frac{R_f}{R_n} v_n \right] \quad 1$$

La ecuación 1 es exactamente válida si la ganancia en bucle abierto del amplificador base es infinita, es decir

$$|A| \longrightarrow \infty$$

por lo tanto

$$v_e \longrightarrow 0$$

El signo negativo en el miembro de la derecha indica que existe un desfase de 180° con respecto a las señales de entrada.

La Fig. 1(b) indica la disposición del convertidor numérico-analógico utilizado en que la conmutación de cada resistencia se efectúa por medio de un inversor estático comandado por el biestable del canal correspondiente de un registro paralelo. Este dispositivo entrega en todo instante a la salida del amplificador, la correspondencia analógica del valor numérico contenido en el registro.

En el caso del CNA 082, un registro está compuesto por 8 bits de valor y 1 de signo.

La Fig. 1(b) explica la composición de la Tabla I; explica también que la salida del CNA se mantiene en el último valor convertido hasta que se convierte un nuevo valor de entrada a éste.

Normalización del formato 6F11.7. Ha sido necesario normalizar los valores del formato 6F11.7 asignando el valor máximo absoluto de aceleración, el valor 255 en módulo, conservando, por supuesto, su signo.

Se confeccionó un programa en Fortran IV para el computador IBM-360 que busca el valor máximo absoluto de los valores de aceleración y le asigna el valor 255 en módulo, definiéndose

$$\text{factor de amplificación: } \mu = \frac{255}{|y|_{\text{máx.}}}$$

El programa multiplica μ por cada uno de los valores de aceleración y lo aproxima al entero más próximo.

Se nota que μ es un parámetro característico de cada terremoto.

Características del lector fotoeléctrico⁵. El lector utilizado ha sido diseñado y construido en el laboratorio de Computadores y Servomecanismos de la Universidad de Chile y sus principales características son:

N° de canales de lectura	: 5
Lógica	: Positiva
Nivel "0"	: - 25 V
Nivel "1"	: 0 V
Detención	: Fotoeléctrica
Arrastre de la cinta	: Motor paso a paso
Velocidad de lectura	: 0 - 100 (caracteres/s)
Pulso de sincronismo ext.	: Negativo 3 V; ancho 0.7 (ms)

- Pulso de borrado : Negativo 6 V; ancho 0.5 (ms)
- Pulso de coincidencia : Positivo 6 V
- Lógica del pulso de coincidencia : Positiva
- Nivel "0" coincidencia : - 6 V
- Nivel "1" coincidencia : 0 V
- Lógica de la cinta:
- Nivel "0" : Sin perforar
- Nivel "1" : Perforación
- Salidas:
- Afirmativas : E1 - E2 - E3 - E4 - E5
- Negadas : $\bar{E}1 - \bar{E}2 - \bar{E}3 - \bar{E}4 - \bar{E}5$

Como se indica en la Fig. 2, el LCP tiene 6 canales de lectura incluyendo el de la perforación guía, pero este último no tiene puerta de salida y sólo produce el pulso de coincidencia que permite abrir las puertas AND de los cinco canales restantes, transfiriendo de este modo las lecturas al registro de salida.

El retardo producido por las puertas e inversores de salida es, sin embargo, una dificultad que se tuvo que solucionar en el diseño de la memoria de paso, como se verá más adelante, para poder utilizar el pulso de coincidencia del lector PC como generador del pulso de sincronismo PS de esta última.

En la Fig. 3 se indican los circuitos del canal de lectura y pulso de reset

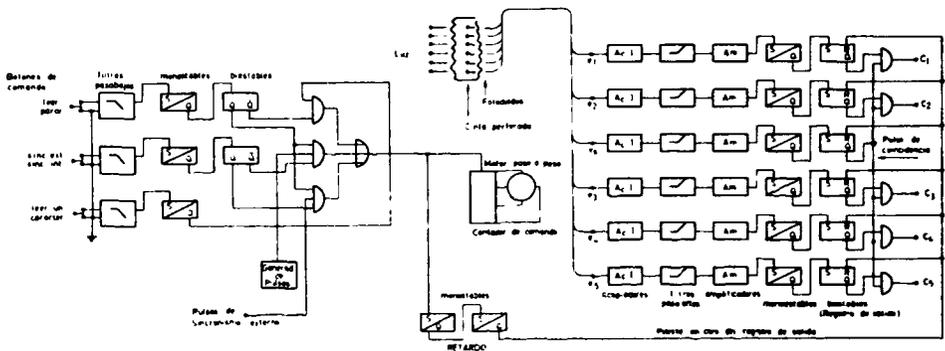


Fig. 2. Esquema del lector fotoeléctrico de cinta perforada, LCP.

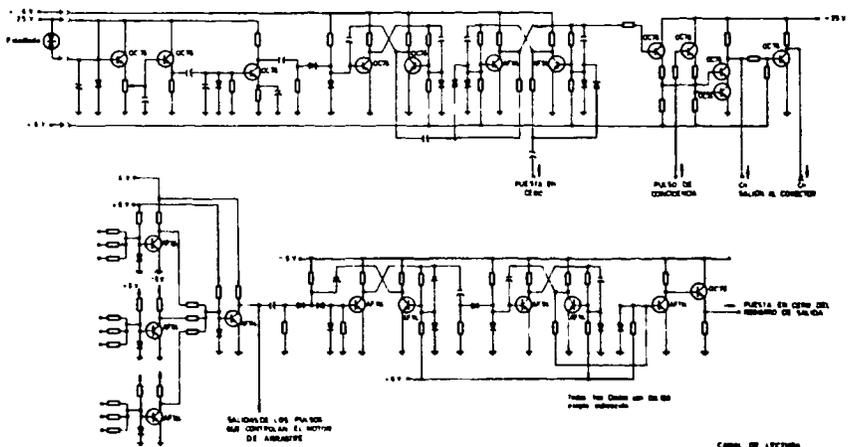


Fig. 3. Circuitos de canal de lectura y pulso de reset del LCP.

del LCP. La Fig. 4 muestra los oscilogramas de las señales del LCP.

Estructura de la cinta perforada. Las características del CNA expuestas anteriormente en conjunto con las características del LCP permiten establecer un criterio para determinar el código a utilizar en la cinta perforada.

En la Fig. 5 se indica la notación utilizada y se achuran puntos singulares que se analizarán a continuación.

Las líneas N° 1 y N° 2 que no contienen información se han intercalado entre las líneas activas N° 3 y N° 4 debido a que la unidad de salida por cinta del ER56 no puede perforar más de 7 líneas activas consecutivas. Se trata pues de una condición impuesta por el equipo particular utilizado en este caso.

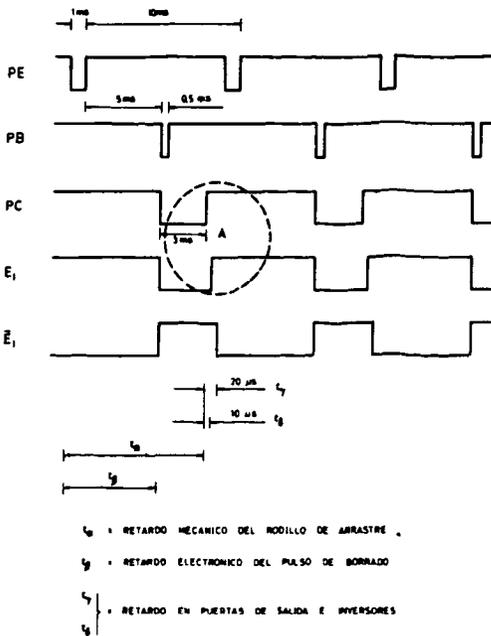


Fig. 4. Oscilogramas de señales del LCP.

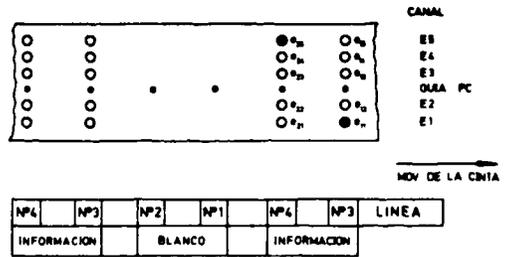
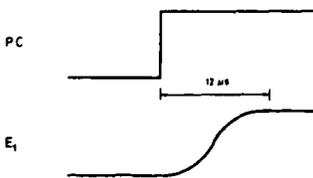


Fig. 5. Notación utilizada en la cinta perforada.



El código utilizado en la cinta se puede resumir entonces como:

Valor CNA	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰	-
cinta	e ₁₁	e ₁₂	e ₁₃	e ₁₄	e ₁₅	e ₂₁	e ₂₂	e ₂₃	e ₂₄	e ₂₅
	LINEA N° 3					LINEA N° 4				

Se ve que el dígito e₂₅ no es utilizado, lo que se explica fácilmente ya que el CNA tiene sólo 9 canales lógicos de entrada y el módulo activo de la CP

entrega 10 valores lógicos.

Si bien es cierto que e_{25} no se utiliza para información numérica, se verá más adelante su utilización, en combinación con los demás dígitos, para producir un símbolo de control que permite iniciar en perfecto sincronismo la conversión digital-analógica.

Recordando que la velocidad máxima de lectura del LCP es de 100 líneas/s tendremos que la velocidad máxima de lectura de "aceleración discreta" será de 25 valores/s, lo que corresponde a $\Delta\tau = 0.040$ s. Se verifica entonces:

$$a = \frac{\Delta\tau}{\Delta t} = \frac{40}{25} = 1.6$$

en que a es el "factor de escala de tiempo", τ es el "tiempo máquina" y $\Delta t = 0.025$ s es el intervalo de muestreo en las tarjetas perforadas. En otras palabras diremos que el acelerograma es leído 1.6 veces más lento que el original.

Más adelante expondremos la forma de obtener los 9 canales lógicos de entrada al CNA, a partir de los 5 canales de salida de LCP.

DISEÑO DE LA MEMORIA DE PASO

Función del registro o memoria de paso. Antes de describir las funciones de la MP indicaremos que para que el CNA convierta el valor digital en analógico es necesario aplicarle un pulso adicional negativo de amplitud 12 V. Este pulso de transferencia lo designamos como PT y debe ser sincrónico con los valores digitales de entrada a ± 100 ns. El valor analógico en el CNA se conserva hasta que un nuevo valor es leído.

La memoria de paso tiene por funciones, las siguientes: recibir las señales de salida del LCP; identificar la línea a que corresponden estas señales; almacenar esta información componiéndola de acuerdo al código que se utilizó en la cinta; cuando la información está completa, enviar la orden de conversión al CNA; comenzar a leer la información sólo cuando el primer valor se encuentra correctamente almacenado; almacenar la información del LCP sólo cuando ésta se encuentre presente a la entrada de la MP, y actuar durante toda la lectura de la cinta en perfecto sincronismo con el LCP.

En la Fig. 6 se muestra el diagrama en bloque del sistema híbrido y se indica

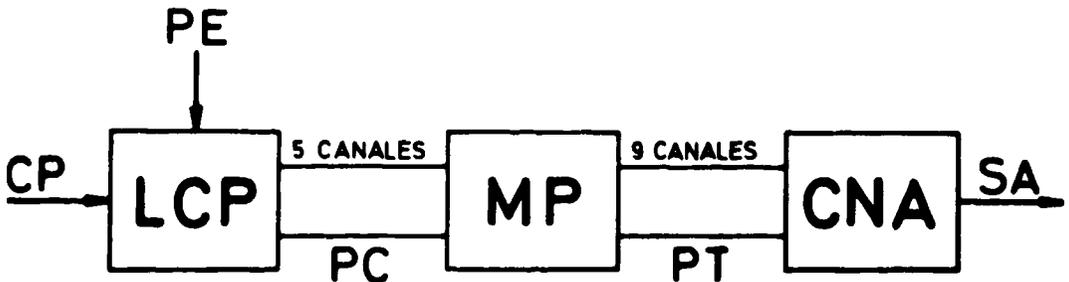


Fig. 6. Diagrama de bloque del sistema híbrido.

la relación de la MP con el LCP y el CNA. Se ve inmediatamente que se ha aprovechado el PC para producir el sincronismo en la MP.

Descripción de lógicas y niveles. En la Tabla II se indican las lógicas y niveles utilizados por los elementos del sistema híbrido.

TABLA II
LOGICAS Y NIVELES DEL SISTEMA

ELEMENTO	LOGICA	"0" LOGICO Volts	"1" LOGICO Volts
LCP	POSITIVA	- 25	0
MP	POSITIVA	0	1.6
CNA	NEGATIVA	0	- 12

Los niveles lógicos de la MP son impuestos por los elementos que se han usado en su diseño, no así la lógica que es electiva.

La MP se ha diseñado sobre la base de microcircuitos MC marca FAIRCHILD cuyas descripciones y características se darán más adelante.

Unidades de acoplamiento. Bajo este nombre hemos agrupado a los circuitos destinados a cambiar los niveles (y/o la lógica) a la entrada y salida de la MP.

Unidades de entrada. En estas unidades se cambian los niveles manteniendo la lógica del LCP. Para no agregar innecesariamente un inversor a cada una de estas unidades, se han utilizado las salidas \bar{E}_j del LCP.

La segunda etapa de la unidad es un "emitter follower" con una muy baja impedancia de salida con el objeto de no ser cargada la unidad por los microcircuitos.

Unidades de salida. De la Tabla II se ve que es necesario que estas unidades de acoplamiento entre la MP y el CNA, cambien el nivel y la lógica de los MC.

Diseño de las unidades de entrada⁶. En la Fig. 7 se indica el circuito de las unidades de entrada. El punto S obtiene un voltaje que es una función lineal del voltaje de entrada X_i . Si el voltaje en X_i es cero, aparece en S un voltaje positivo que es suficiente para saturar a T1, quedando el colector de T1 prácticamente a cero volts y siendo seguido este voltaje por el emisor de T2.

Se eligió la fuente de 1.5 Volts para obtener en Y_i una variación entre 0. + 1.5 Volt que corresponde a los niveles requeridos por los microcircuitos. Esta condición además impone el uso de transistores NPN.

Si a X_i se aplican - 25 Volts, T1 se corta quedando la base de T2 a un voltaje positivo de modo que el voltaje total de la fuente queda aplicado, salvo la caída en T2, a la resistencia de 15 K en el circuito de emisor de T2, y por lo tanto $Y_i = 1.5$ Volt.

Como estamos aplicando en X_i los valores negados de las salidas del LCP tenemos que



lo que se ve que concuerda con lo que queremos obtener.

La resistencia de 4.5 K en la base T1 limita la corriente de ésta, para caer dentro de los límites admisibles, y la resistencia de 130 ohms actúa como carga de T1.

Las resistencias de 15 K y 5 K que concurren al punto S forman una unión sumadora que sigue aproximadamente a la ecuación 1.

Diseño de las unidades de salida⁷. La unidad de salida cuyo circuito se indica en la Fig. 8 debe cambiar la lógica y los niveles de la MP. El hecho que con un valor + 1.5 Volts deba obtenerse - 12 Volts exige el uso de transistores PNP y las características de corriente de entrada al CNA hicieron necesario el uso del AF118 en la etapa de seguidor de emisor (emitter follower).

Para obtener la suma de voltajes deseada en el punto S y para mantener saturado a T1 cuando U_i es cero se debió usar fuente separada de - 1 Volt para polarizar la base de T1. En este caso la corriente de base de T1 queda limitada por la propia resistencia de 1.8 K en serie con la fuente mencionada.

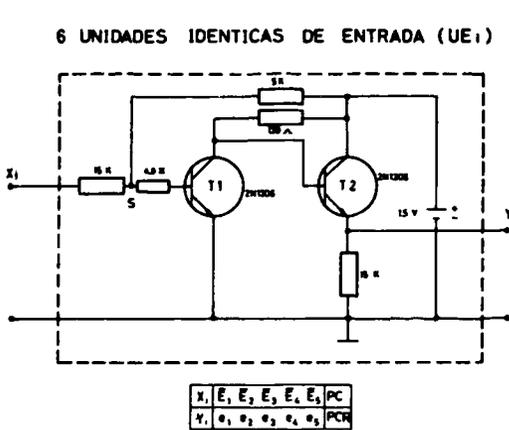


Fig. 7. Circuito de las unidades de entrada.

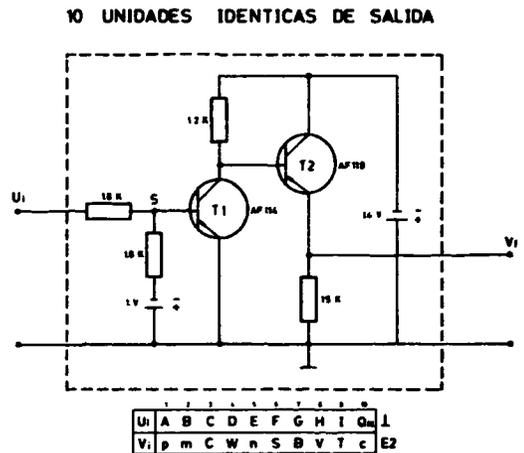


Fig. 8. Circuito de las unidades de salida.

El resto del análisis es similar al ya efectuado en relación con las unidades de entrada.

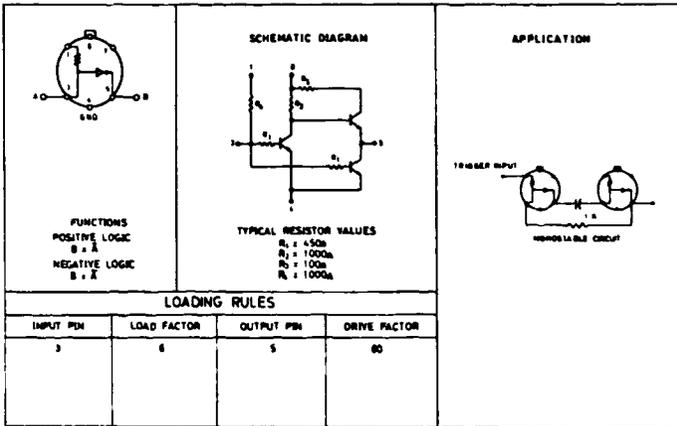
En la MP fue necesario construir diez de estas unidades, usando una de ellas para producir PT y las 9 restantes para los valores numéricos de entrada al CNA.

Microcircuitos utilizados en el diseño de la MP⁸. Los microcircuitos son elementos electrónicos compuestos en los cuales se han depositado capas de diferentes materiales semiconductores con distinta conductividad y grado de impurezas para producir junturas semiconductoras y elementos resistivos o de otro tipo.

En nuestro caso, hemos usado microcircuitos del tipo RTL lo que significa Resistor Transistor Logic. En otras palabras, se trata de circuitos compuestos únicamente por resistencias y transistores con una función lógica que cumplir.

Los tres tipos de microcircuitos usados están descritos en su función y circuito en las Figs. 9. De estos, el tipo FAIRCHILD 9900 es un adaptador de

9900 MEDIUM POWER BUFFER



9914 MEDIUM POWER DUAL TWO INPUT GATE

9923 MEDIUM POWER JK FLIP FLOP

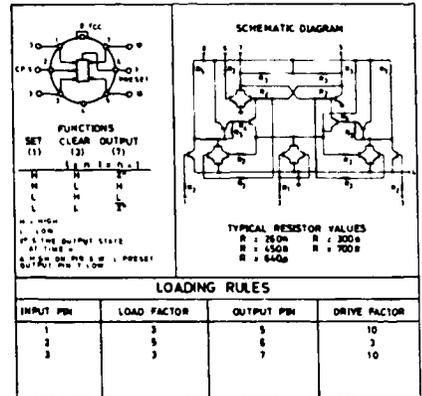
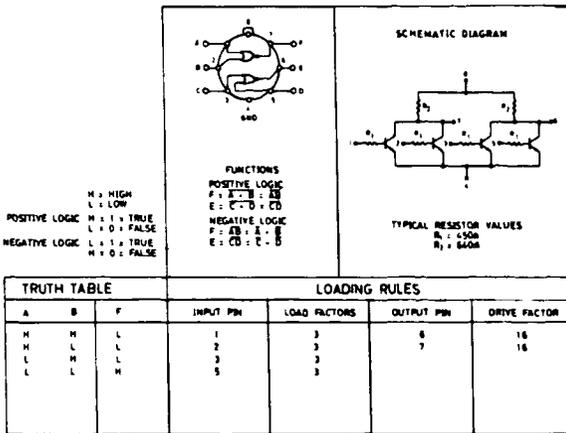


Fig. 9. Microcircuitos utilizados en el diseño de la MP.

impedancia o buffer cuya única misión es permitir excitar un gran número de otro tipo de microcircuitos tales como puertas NOR y Flip-Flops.

Como se ve en las Figs. 9 el uso de puertas NOR permite una gran flexibilidad en el diseño operacional con este tipo de componentes ya que es posible obtener con combinaciones adecuadas, inversores y puertas AND.

Descripción de la memoria de paso. En la Fig. 10 se indica el circuito lógico completo del registro o memoria de paso MP.

Las unidades de entrada UE1 a UE5 reciben las señales del LCP y entregan las señales e_i . Estas señales excitan las puertas NOR G1 a G5 conectadas como inversores y ambas señales así obtenidas, es decir, e_i y \bar{e}_i son aplicadas a los registros paralelos compuestos por los Flip-Flops F1 a F5 y F6 a F10.

La unidad UE6 recibe la señal de la perforación guía que en definitiva ser-

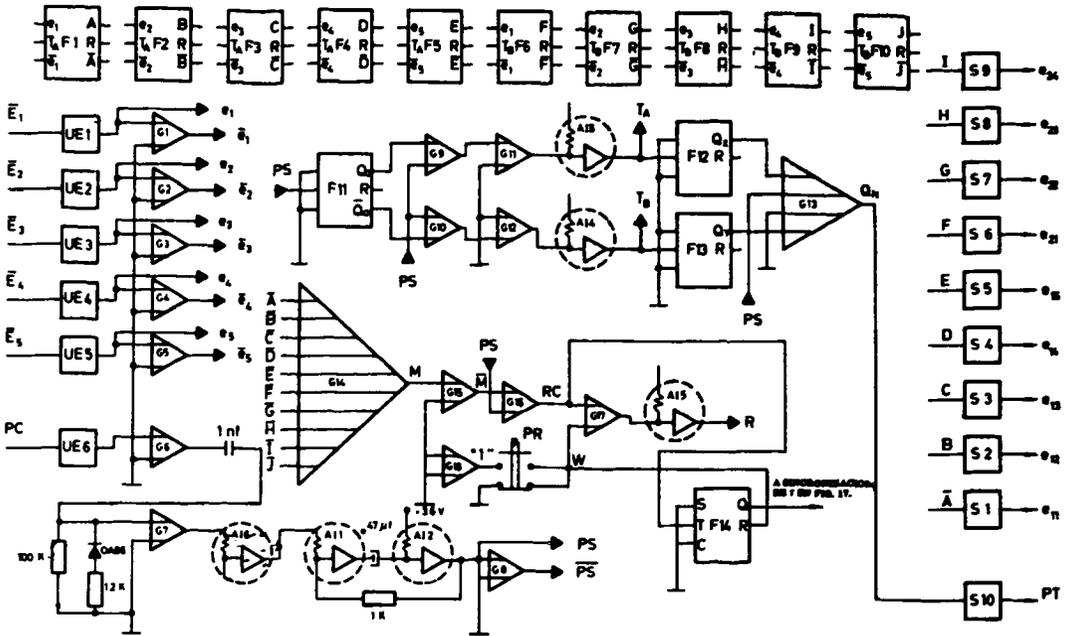


Fig. 10. Circuito lógico de la memoria de paso.

virá como control y sincronismo de la MP.

UE6 produce un pulso corregido en su nivel e invertido en su valor lógico que nuevamente es invertido por G6. La señal así obtenida, es derivada y rectificada para ser usada como disparo del multivibrador monoestable compuesto por A11 y A12.

La utilización de G7 y A16 que en conjunto no producen ningún cambio en la señal, deben incorporarse al circuito por razones de carga (loading factors). Finalmente se obtienen a la salida del multivibrador y del inversor G8 el pulso de sincronismo PS y su negado \overline{PS} que están sincronizados con PC pero retardados por el monoestable para compensar el retardo entre PC y \overline{E}_i del LCP como se indicó en la Fig. 4.

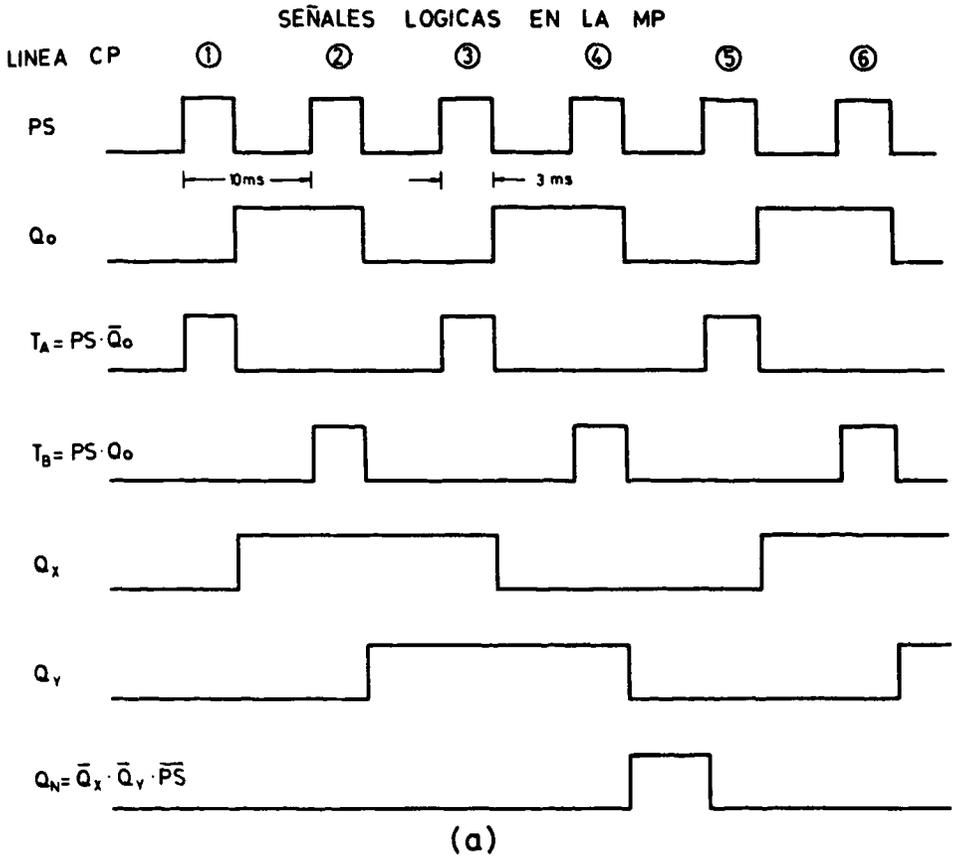
Las señales T_A y T_B que dan la orden de carga a los registros formados por F1 a F5 y F6 a F10 son obtenidos a través de las operaciones lógicas adecuadas como se indica en la Fig. 11.

El Flip-Flop tipo JK designado como F11 que tiene sus terminaciones SET y CLAMP puestas a tierra, es decir, con valor "0" lógico, cambia de estado cada vez que recibe un flanco negativo de PS produciendo los pulsos Q_0 y \overline{Q}_0 , que son nuevamente sincronizados con PS en las puertas G9 y G10 y doblemente invertidos por G11 y A13 y por G12 y A14 para entregar finalmente las señales T_A y T_B .

La señal T_A aparece sólo cuando el LCP está leyendo una línea N° 1 o N° 3. Como en el primer caso no hay información, el registro F1 a F5 quedará en cero y sólo habrá lectura o carga efectiva en el caso de la línea N° 3.

El mismo análisis anterior es válido para T_B en relación con las líneas N° 2 y N° 4.

De lo dicho anteriormente se ve que es posible cargar adecuadamente los F1 a F10 sólo si se dispone de un sistema tal que la primera línea con información



APLICACIONES DE LAS PUERTAS NOR PARA LOGICA POSITIVA

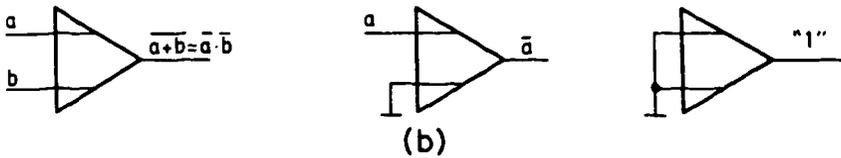


DIAGRAMA DE SEÑALES PARA RESET AUTOMÁTICO DE COMIENZO

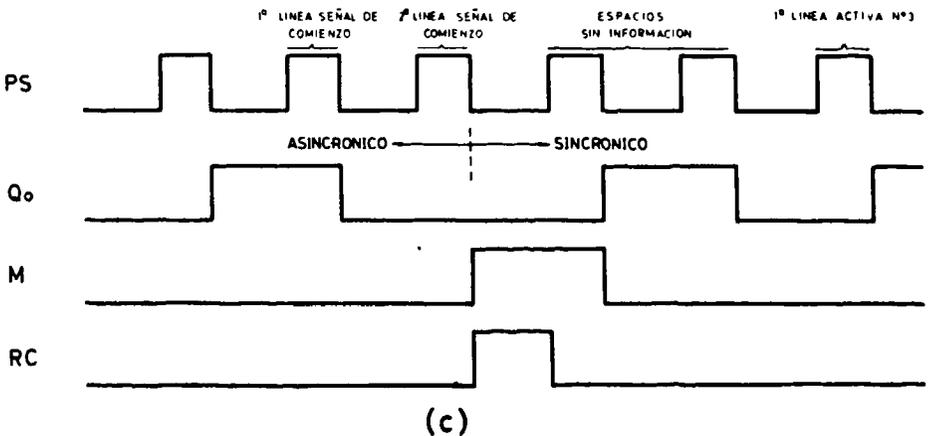


Fig. 11. Diagrama de señales lógicas.

de la CP sea cargada en el registro F1 a F5 aún cuando ésta información sea compuesta por puros ceros.

Esta sincronización inicial ha sido obtenida, a través de un símbolo de control agregado a la cinta perforada consistente en dos líneas consecutivas con todos los canales perforados. Esta información es detectada por G14 y procesada para la puesta en cero sincrónica del registro o contadores de la Memoria de Paso. Junto con este RESET automático se ha dispuesto un pulsador PR para RESET MANUAL cuando sea necesario. Se verá más adelante su aplicación en el cálculo de la aceleración cuadrática media.

Los pulsos T_A y T_B son utilizados además para producir los pulsos Q_x y Q_y que en adecuada operación lógica permiten obtener Q_N que es el detector de la línea N° 4 y que a través de la unidad de salida S10 da la orden de conversión al CNA indicando de este modo que el registro está cargado y su lectura lista para ser traspasada a valor analógico.

Debemos agregar que, puesto que en la confección de la CP se invirtió el valor lógico de e_{11} , es necesario alimentar la unidad de salida S1 con el valor \bar{A} para recuperar el código original.

Un análisis directo de los oscilogramas indicados en la Fig. 11 permite comprender fácilmente las operaciones lógicas realizadas en la Memoria de Paso.

La incorporación del sincronismo de PS cada vez que dentro de la MP se produce un nuevo pulso, da confiabilidad al sistema y permite leer a la velocidad máxima del LCP sin temor a perder el sincronismo.

El sistema de detección de señal de comienzo. Al aparecer una línea con todos sus canales perforados, el registro F1 a F5 o el registro F6 a F10 se colocarán en 1 dependiendo del valor lógico que tenga Q_0 en ese instante.

En la Fig. 11 (a) se ve que si al comenzar el pulso PS correspondiente a esta primera línea, Q_0 se encuentra en cero lógico, se colocará en 1 el registro F1 a F5. Si Q_0 se encuentra en uno lógico se cargará primero el registro F6 a F10 pero esto, en realidad, no nos preocupa porque queremos cargar el total del registro con unos y nos es totalmente indiferente para este propósito el orden en que se efectúe la operación.

Lo que si nos preocupa es que al aparecer la primera línea activa, el valor lógico de ésta sea transferido al registro F1 a F5.

Al cargarse con unos lógicos F1 a F10 después de la segunda línea consecutiva con todos los canales perforados se producen las siguientes operaciones lógicas:

$$A = B = C = D = E = F = G = H = I = J = 1 \quad 2$$

$$\bar{A} = \bar{B} = \bar{C} = \bar{D} = \bar{E} = \bar{F} = \bar{G} = \bar{H} = \bar{I} = \bar{J} = 0 \quad 3$$

pero de la Fig. 11 (b) vemos que por definición de puerta NOR, en G14 se cumple que:

$$M = A \cdot B \cdot C \cdot D \cdot E \cdot F \cdot G \cdot H \cdot I \cdot J = 1 \quad 4$$

es decir, el pulso M aparece sólo si el registro completo está cargado con unos lógicos.

En estas circunstancias se produce un pulso de Reset R a la salida del adaptador de impedancia A16 que es aplicado simultáneamente a todos los Flip-Flops

del registro.

Después de este pulso de Reset vienen dos líneas sin información en que el registro ya se encuentra sincronizado para recibir la próxima línea N° 3 que es la primera con información activa y que será cargada como corresponde en los registros F1 a F5.

En la Fig. 11 (c) se ve claramente cómo se corrige el registro si la señal es asincrónica.

Hacemos notar que G17 permite obtener el pulso de Reset indistintamente en la forma automática que se ha descrito o bien con el pulsador PR en forma manual.

Este pulsador tiene normalmente en cero lógico la segunda entrada de G17.

A la salida de G18 hay permanentemente un uno lógico que es aplicado a G17 sólo si se pulsa PR.

Se cumple entonces la siguiente relación:

$$\bar{R} = \bar{RC} \cdot \bar{W} \quad 5$$

$$\bar{R} = \overline{RC + W} \quad 6$$

por lo tanto

$$R = RC + W \quad 7$$

Por otra parte

$$RC = \bar{PS} \cdot M \quad 8$$

relación que nos indica que M aparece sólo entre pulsos de sincronismo.

Este desplazamiento fue introducido con el propósito de evitar desincronización debida a interferencia de PS.

Se observa en la Fig. 11 (a) que el pulso Q_N aparece sólo al final de la línea activa N° 4, instante en el cual S1 a S9 están cargados con los valores e_{11} a e_{24} , convirtiendo de este modo el CNA en el instante en que la información se encuentra totalmente almacenada en la MP obteniéndose así una conversión perfecta.

Un gráfico que muestra la curva de salida del CNA se encuentra en la Fig. 17 en que además se muestran la primera y segunda integral de ella.

Estamos de este modo en condiciones de procesar esta señal analógica obtenida a partir de información puramente digital.

PROCESAMIENTO DEL ACELEROGRAMA EN EL COMPUTADOR ANALOGICO

En nuestro caso, el sistema que representamos es el de la Fig. 12, en el cual se representa un sistema de un grado de libertad con una masa m , que desliza sobre una superficie horizontal, y que está ligada a una pared por un resorte lineal de constante k y por un amortiguador viscoso de constante c . La pared se desplaza horizontalmente en y (t).

La ecuación diferencial del movimiento es, según la segunda ley de Newton:

$$\ddot{z} + 2\xi\omega_n\dot{z} + \omega_n^2 z = -\ddot{y}(t) \quad 9$$

Los diferentes términos que aparecen en la relación 9 obedecen a la notación usada en la literatura técnica.

La función forzante $y(t)$ corresponde a la señal de salida del CNA en que la escala de tiempo ha cambiado ya que el LCP hemos visto que lee 1.6 veces más lento que en la realidad. Si llamamos τ al tiempo máquina tendremos que

$$\tau = at \quad 10$$

Para considerar el cambio de variable temporal recordaremos que para funciones cualesquiera se cumple que

$$\frac{d^n f}{dt^n} = a^n \frac{d^n f}{d\tau^n} \quad 11$$

Escribiendo en forma más útil la ecuación 9 tenemos:

$$\ddot{z} = -\ddot{y} - 2\xi\omega_n \dot{z} - \omega_n^2 z \quad 12$$

en que los puntos indican derivación con respecto a t . Debemos recordar sin embargo que \ddot{y} es función forzante.

Como sabemos que $a = 1.6$ y $a^2 = 2.56$, de las relaciones 11 y 12 se obtiene:

$$2.56 z'' = -y'' - 3.2 \xi \omega_n z' - \omega_n^2 z \quad 13$$

que será nuestra ecuación para el computador analógico, en que los apóstrofes indican derivación con respecto a τ .

Sin embargo, expresamos esta ecuación con un cambio en la escala de amplitud que dará la representación de las siguientes expresiones: $40 y''$, $20 (y'' + \ddot{z})$, $40 z'$ y $100 z$.

Transformando la ecuación 13 tendremos entonces:

$$\frac{256}{40} (40 z'') = -\frac{100}{40} (40 y'') - \frac{320}{40} \xi \omega_n (40 z') - \omega_n^2 (100 z)$$

$$6.4 (40 z'') = -2.5 (40 y'') - 8 \xi \omega_n (40 z') - \omega_n^2 (100 z)$$

$$40 z'' = -0.39 (40 y'') - 1.25 \xi \omega_n (40 z') - 0.156 \omega_n^2 (100 z)$$

y llamando

$$\left. \begin{aligned} M &= 1.25 \xi \omega_n \\ N &= 0.156 \omega_n^2 \end{aligned} \right\} \quad 14$$

tenemos, finalmente:

$$40 z'' = -0.39 (40 y'') - M (40 z') - N (100 z) \quad 15$$

en que M y N son función sólo de los parámetros ξ y ω_n .

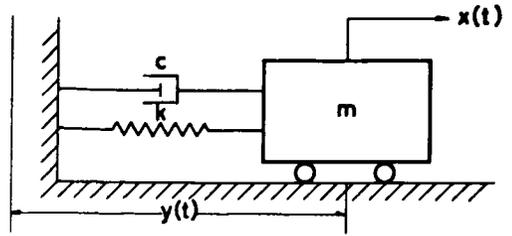


Fig. 12. Sistema de un grado de libertad.

La ecuación 15 será analizada para cuatro valores del grado de amortiguamiento: $\xi = 0.00, 0.02, 0.05$ y 0.20 y para valores del período que van desde $T = 0.1$ s hasta $T = 3.0$ s, con $\Delta T = 0.1$ s.

Debemos recordar que:

$$T = \frac{1}{f} = \frac{2\pi}{2\pi f} = \frac{2\pi}{\omega_n} \quad 16$$

En la Tabla III se han tabulado los valores de M y N para diferentes valores de T y ξ .

TABLA III
VALORES DE M Y N

T [seg]	ω_n	$M = 1.25 \xi \omega_n$			ω_n^2	$N = 0.156 \omega_n^2$
		$\xi = 0.02$	$\xi = 0.05$	$\xi = 0.20$		
0.1	62.8	15.7	39.3	157	3950	612
0.2	31.4	7.85	19.6	78.5	987	154
0.3	20.9	5.23	13.1	52.3	438	68
0.4	15.7	3.92	9.81	39.2	247	38.5
0.5	12.6	3.14	7.85	31.4	158	24.7
0.6	10.5	2.62	6.55	26.2	110	17.2
0.7	8.98	2.24	5.61	22.4	81.7	12.7
0.8	7.85	1.96	4.91	19.6	61.7	9.60
0.9	6.98	1.74	4.36	17.4	48.7	7.59
1.0	6.28	1.57	3.93	15.7	39.5	6.12
1.1	5.71	1.43	3.57	14.3	32.6	5.10
1.2	5.24	1.31	3.27	13.1	27.4	4.26
1.3	4.83	1.21	3.02	12.1	23.4	3.64
1.4	4.49	1.12	2.80	11.2	20.1	3.13
1.5	4.19	1.05	2.62	10.5	17.5	2.72
1.6	3.93	0.981	2.45	9.81	15.4	2.40
1.7	3.70	0.924	2.31	9.24	13.7	2.14
1.8	3.49	0.872	2.18	8.72	12.2	1.90
1.9	3.31	0.825	2.06	8.25	10.9	1.70
2.0	3.14	0.785	1.96	7.85	9.87	1.54
2.1	2.99	0.747	1.87	7.47	8.95	1.39
2.2	2.86	0.714	1.79	7.14	8.16	1.27
2.3	2.73	0.682	1.71	6.82	7.46	1.16
2.4	2.62	0.655	1.64	6.55	6.85	1.07
2.5	2.51	0.628	1.57	6.28	6.32	0.980
2.6	2.42	0.604	1.51	6.04	5.84	0.911
2.7	2.33	0.581	1.46	5.81	5.42	0.842
2.8	2.24	0.560	1.40	5.60	5.04	0.781
2.9	2.17	0.541	1.35	5.41	4.69	0.733
3.0	2.09	0.524	1.31	5.24	4.38	0.680

Con dos inscriptores de dos canales cada uno, se obtuvieron las curvas para las cuatro variables de interés indicadas. Esta obtención de curvas se hace para cada par de valores de T y ξ determinándose los valores máximos de cada curva

para conseguir los espectros de velocidad relativa, desplazamiento relativo, aceleración absoluta y la función forzante que se repite en cada medición como referencia y para detectar por la forma de esta curva, cualquier falla en el sistema híbrido.

El circuito analógico para la ecuación 15 para valores de

$$0.1 \leq M \leq 1$$

$$0.1 \leq N \leq 1$$

se encuentra indicado en la Fig. 13.

En esta Figura no se ha indicado como obtener $40 \ddot{y}''$ lo que se detallará más adelante.

Para valores M y N que caen fuera del rango considerado debe alterarse el circuito conservando la ganancia total de cada bucle de modo que los potenciómetros PB1 y PB2 sigan actuando con valores menores que la unidad.

Circuito para la obtención de $40 \ddot{y}$, $60 \ddot{y}$, $0.8 \ddot{y}$. Se vio en la Tabla I que el voltaje de salida del CNA para máximo valor numérico de entrada es

$$(V_{CNA})_{\text{máx.}} = 9.961 \text{ (Volts)}$$

Si el valor máximo de aceleración para el terremoto considerado es $\ddot{y}_{\text{máx.}}$ (pie/s^2) tendremos que el factor de escala será:

$$\lambda = \frac{\ddot{y}_{\text{máx.}} (\text{pie/s}^2)}{9.961 \text{ (Volt)}}$$

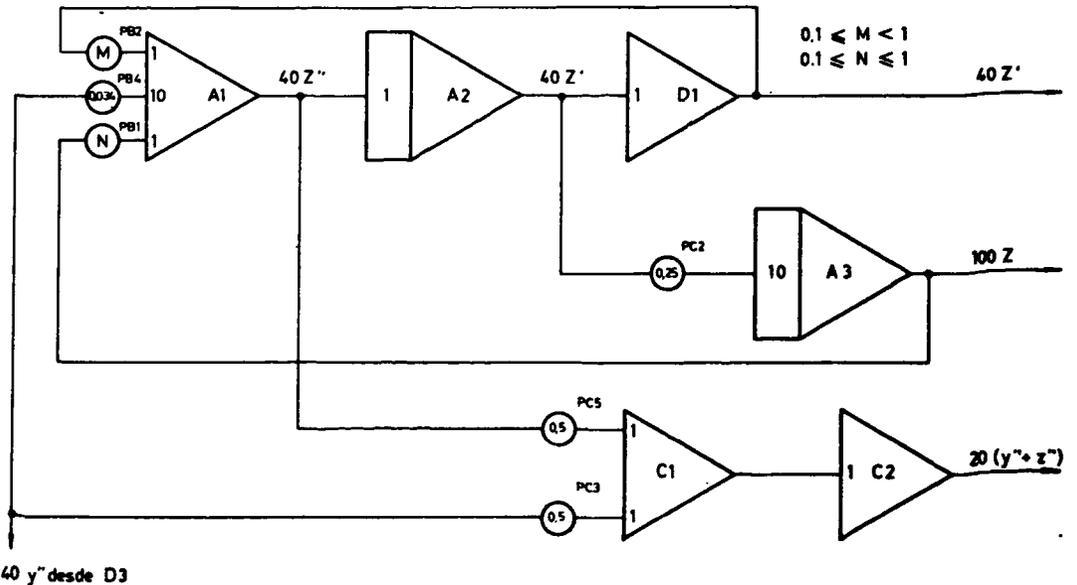


Fig. 13. Circuito analógico de la ecuación $40 z'' = -0.39(40y'') - M(40z') - N(100z)$.

Haciendo corresponder 1 (Volt) del computador analógico con 1 (pie/s²) tendremos que el número de unidades \ddot{y} que estamos representando será

$$n = \text{número de veces que se representa } \ddot{y} = \frac{9.961}{\ddot{y}_{\text{máx.}} (\text{pie/s}^2)}$$

Así tendremos, para el terremoto nº 4 $\ddot{y}_{\text{máx.}} = 2.263 (\text{pie/s}^2)$; $n = \frac{9.961}{2.263} = 4.4$;

para el terremoto nº 8 $\ddot{y}_{\text{máx.}} = 2.186 (\text{pie/s}^2)$; $n = \frac{9.961}{2.186} = 4.56$

En la Fig. 14 se indica el ajuste del potenciómetro PB9 para obtener 4 \ddot{y} en cada uno de los casos anteriores.

La función 4 \ddot{y} así obtenida es amplificada por D2 y restituida en su signo por el inversor D3 llevándose directamente al inscriptor.

La misma Fig. 14 presenta también el circuito destinado a obtener (60 \ddot{y}) y (0.8 \ddot{y}) en que ha sido necesario escalar en amplitud para mantener los amplificadores operacionales dentro de sus rangos normales de operación.

Circuito para el cálculo de la intensidad de Arias. Este circuito está representado en la Fig. 15. El elemento C1, el amplificador E2 y su resistencia de realimentación de 0.1 Megohm forman un circuito divisor de funciones² tal que si las funciones de entrada al multiplicador son x e y , se tiene

$$\text{voltaje de salida en E2} = \frac{-xy}{100} \quad 17$$

puesto que la intensidad de Arias está definida como

$$I_A = k \int_0^{t_0} \ddot{y}^2 (\tau) d\tau \quad 18$$

en que $k = \frac{\pi}{2g}$, bastará integrar la salida del multiplicador para obtener I_A afectada de un coeficiente de proporcionalidad.

Circuito para el cálculo de la aceleración cuadrática media (a.c.m.). En este caso se trata de dividir dos funciones a saber

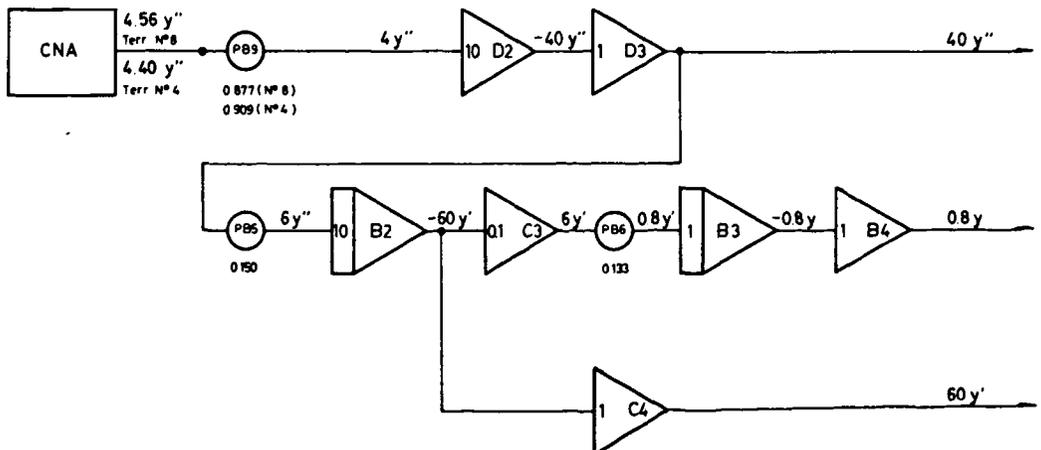


Fig. 14. Circuito analógico para obtener (40 \ddot{y} ''), (60 \ddot{y} ') y (0.8 \ddot{y}).

$$I_A = \frac{\pi}{2g} \int_0^{t_0} \ddot{y}^2(\xi) d\xi$$

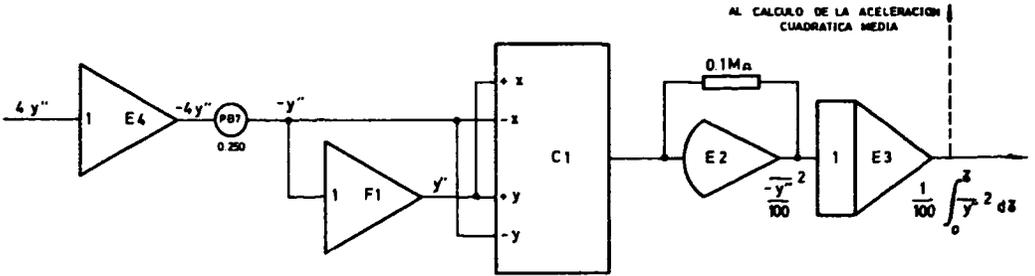


Fig. 15. Circuito analógico para el cálculo de la intensidad de Arias.

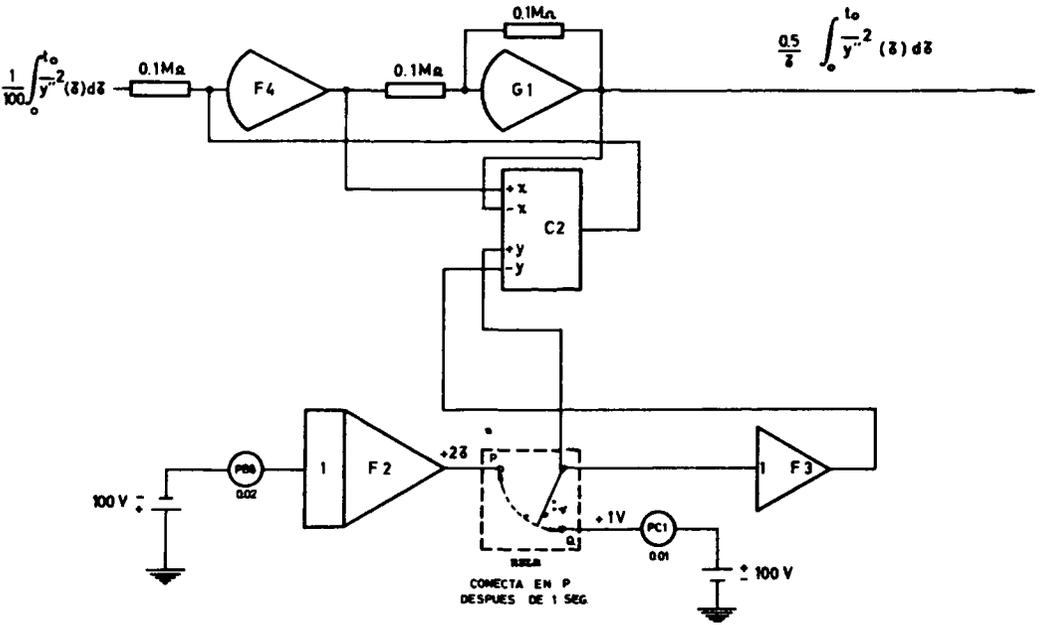


Fig. 16. Circuito analógico para el cálculo de la aceleración cuadrática media.

$$(a.c.m.)^2 = \frac{\int_0^{\tau} \ddot{y}^2(\tau) d\tau}{\tau} \quad 19$$

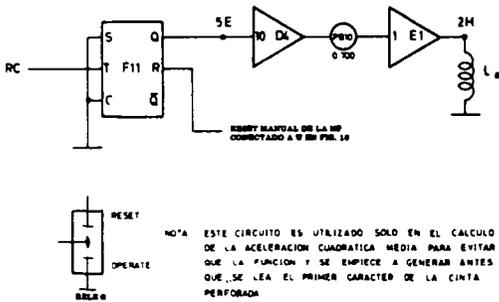
Como se ve, el numerador ya fue calculado en la intensidad de Arias. Debemos ahora generar en el computador analógico la función τ que es creciente y lineal. El método utilizado se ilustra en la Fig. 16.

Para generar τ se alimenta un integrador con un voltaje constante y condición inicial nula. Los elementos F4, C2 y G1 y sus resistencias asociadas componen el circuito divisor propiamente tal².

En este caso específico debe resolverse el problema de que para $\tau = 0$, se anulan el numerador y denominador de la ecuación 19 con lo cual la aceleración cuadrática media queda indeterminada y el circuito entrega cualquier lectura errónea a la salida.

Para evitar este problema se generan separadamente, pero en forma simultánea, el numerador y el denominador de la ecuación 19 disponiéndose un relé que durante el primer segundo mantiene el denominador en un valor finito y al cabo de este intervalo conecta la función τ que se estaba generando y que en ese instante ya tiene un valor apreciable.

Sincronización de la función mediante un circuito automático de conmutación. RESET-OPERATE. Para el cálculo de la aceleración cuadrática media en que, como se vio, es necesario generar una base de tiempo τ es necesario que ésta comience en absoluto sincronismo con la lectura del primer valor contenido en la cinta perforada.



Para obtener esta condición se ha incorporado en la memoria de paso un Flip-Flop JK adicional designado como F14 cuya misión consiste en accionar el relé α como se indica en la Fig. 17 que conmuta en forma automática el computador analógico del modo RESET al modo OPERATE. Esto se cumple al aparecer la señal de comienzo M produciéndose así el sincronismo.

Fig. 17. Circuito automático de conmutación para los modos Reset-operate usado para sincronizar la función τ .

Es necesario en este único caso, poner en cero manualmente el registro pulsando el botón PR con el objeto

de que el valor Q de F14 sea cero volts para que el relé α permanezca desenergizado hasta la aparición del flanco negativo de M .

CURVAS Y RESULTADOS

El juego de curvas de la Fig. 18 fue producido por el circuito de Fig. 14 y muestra la aceleración, velocidad y desplazamiento del suelo.

En las Figs. 19 (a), 19 (b) y 19 (c) se indican las curvas correspondientes a: aceleración de suelo, aceleración absoluta, velocidad relativa y desplazamiento relativo, todas para el Terremoto N° 8 y para diferentes valores de los parámetros. Tomando sólo los valores máximos para las curvas de velocidad relativa tenemos los siguientes valores de espectro de velocidad.

- Fig. 19 (a) $T = 0.9$ (seg) $\xi = 0.02$
- Valor máximo para 40 z' \longrightarrow 13 divisiones
- Sensibilidad del inscriptor \longrightarrow 2 Volt/división
- 40 z' = 13 div. x 2 Volt/div. = 26 Volt

$$z' = 0.650 \text{ (pie/s)}$$

Fig. 19 (b)

$$T = 0.9 \text{ (seg)}$$

$$\xi = 0.20$$

Valor máximo para $40 z'$ — 18.5 divisiones

Sensibilidad del inscriptor — 0.5 Volt/división

$$40 z' = 18.5 \text{ div.} \times 0.5 \text{ Volt/div.} = 9.25 \text{ Volt}$$

$$z' = 0.231 \text{ (pie/s)}$$

Fig. 19 (c)

$$T = 1.2 \text{ (seg)}$$

$$\xi = 0.20$$

Valor máximo para $40 z'$ — 23 divisiones

Sensibilidad del inscriptor — 0.5 Volt/división

$$40 z' = 23 \text{ div.} \times 0.5 \text{ Volt/div.} = 11.5 \text{ Volt}$$

$$z' = 0.288 \text{ (pie/s)}$$

DISCUSION DE LOS RESULTADOS

Resultados analógicos. Los resultados analógicos obtenidos en el inscriptor han sido expuestos en el párrafo anterior.

A pesar de que en el proceso de normalización se han acumulado errores, dada la naturaleza del método empleado, estos errores son despreciables comparados con los errores en la digitalización de los datos de un terremoto cualquiera.

Resultados digitales. En la literatura se encuentran publicados los espectros de respuesta para la mayor parte de los terremotos importantes registrados hasta la fecha^{3, 10, 11, 12}. Paul C. Jennings¹³ calculó los espectros de velocidad para los terremotos generados por él utilizando 20 valores de T que van desde 0.105 s. hasta 2.99 s.

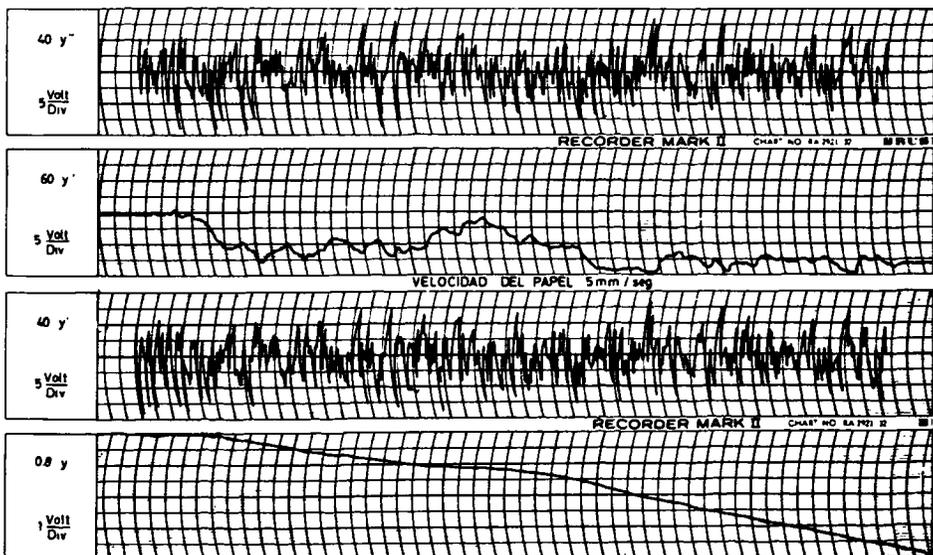


Fig. 18. Características del terremoto obtenidas con ayuda del computador analógico.

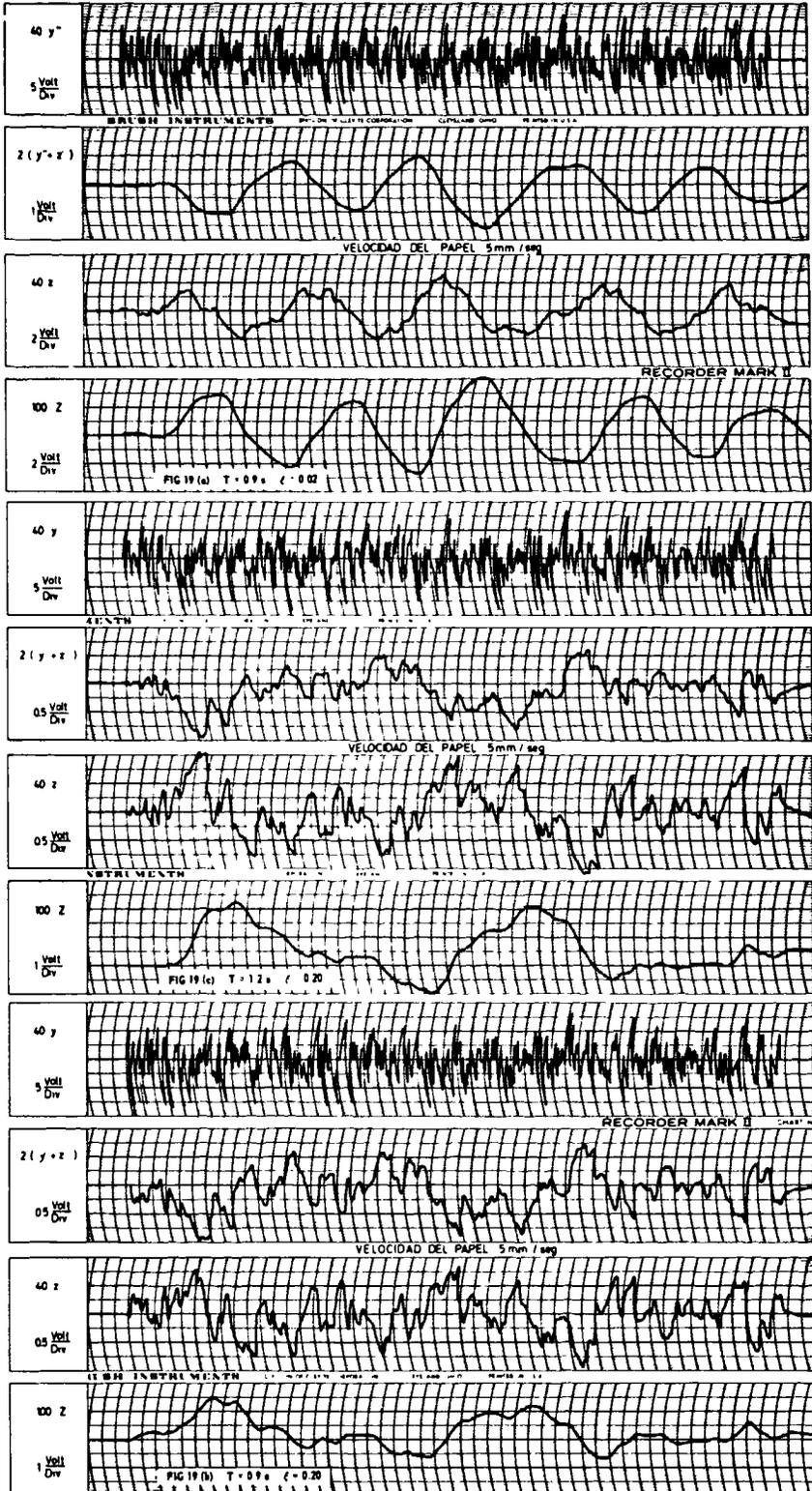


Fig. 19. Acelerograma del terremoto N^o 8 y respuestas de un oscilador de un grado de libertad en función del tiempo obtenidos en el computador analógico.

En el presente trabajo se eligieron 30 períodos que van desde 0.1 s hasta 3.0 s habiendo coincidencia con los anteriores sólo en dos valores de período.

Para períodos intermedios, o sea, aquellos períodos para los cuales no se ha determinado la ordenada del espectro, se supone variación lineal de éste.

Por esta razón los valores obtenidos en forma analógica o digital para un período intermedio pueden diferir en un porcentaje apreciable de aquellos calculados directamente.

En la Sección Ingeniería Sísmica del Departamento de Geofísica de la Universidad de Chile se realizaron comparaciones entre espectros obtenidos para los períodos usados por Jennings y los correspondientes 30 períodos que se han utilizado en el presente trabajo encontrándose diferencias que en algunos casos eran superiores al 20% del valor exacto^{11, 14}.

En la Fig. 20 se indican los espectros de velocidad obtenidos por Jennings³ para el Terremoto N° 8, para diferentes grados de amortiguamiento.

Comparaciones. Comparando los resultados analógicos con los digitales se puede apreciar que las discrepancias son despreciables frente al error de digitalización cometido por diferentes operadores.

Brady¹⁵ concluyó que las discrepancias observadas en los espectros de respuesta calculados a partir de cuatro digitalizaciones diferentes provenientes de un mismo acelerograma alcanzaban hasta a un 20%.

Comentarios adicionales. Después del desarrollo anterior, creemos que el

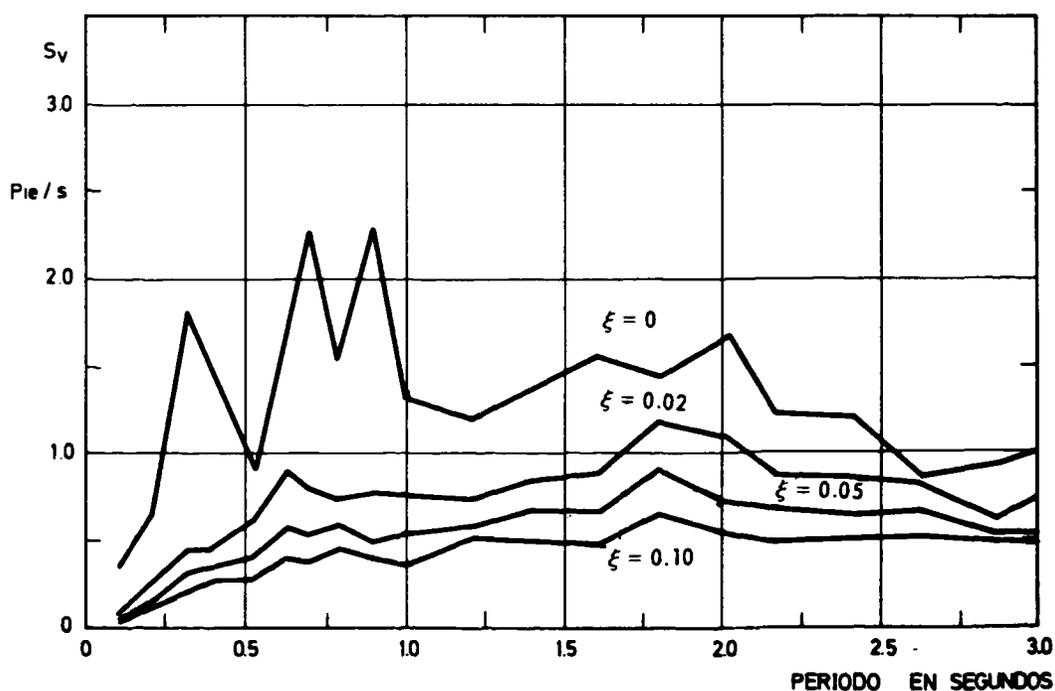


Fig. 20. Espectros de velocidad del terremoto artificial N° 8.

método analógico prueba ser muy útil para obtener los espectros de respuesta, sin que introduzca errores apreciables con respecto al método puramente digital, con un costo mucho menor y con la posibilidad de variar parámetros con solo reajustar potenciómetros.

En países con limitaciones importantes en el uso de equipo sofisticado resulta atrayente el poder obtener en forma gráfica resultados numéricos obtenidos al determinar los espectros de respuesta: aceleración absoluta, velocidad relativa o desplazamiento relativo del sistema de un grado de libertad considerado, como así mismo el propio acelerograma que generalmente se encuentra en forma de tarjetas perforadas.

De los resultados presentados y de los valores que se muestran en la Fig. 20, tomada de Jennings³, se concluye que las ordenadas del espectro de respuesta obtenidas en forma analógica difieren en menos de un 15% de los valores interpolados del gráfico construido por Jennings.

CONCLUSIONES Y SUGERENCIAS

Dado que este trabajo representa el primer intento de solución para el análisis analógico de terremotos cuyos acelerogramas se encuentran digitalizados y considerando los buenos resultados obtenidos, se espera que un futuro cercano se podrá perfeccionar aun más el procedimiento y con ello disminuir tanto los errores involucrados como el tiempo empleado para procesar un terremoto dado.

Insistiremos nuevamente, sin embargo, que toda vez que los acelerogramas puedan ser registrados en cinta magnética se facilitará considerablemente el análisis analógico.

Tal como se indicó anteriormente, ya es posible adquirir acelerógrafos que registran en cinta magnética y con ello se elimina los errores introducidos al pasar del registro digital al analógico. A pesar de esto, en Chile no disponemos aún de este tipo de acelerógrafos.

REFERENCIAS

1. HUSID, R. Características de terremotos. Análisis general. *Revista del IDIEM*, vol. 8, n° 1, pp. 21 - 42.
2. *Manual de computador analógico*. Applied Dynamics.
3. JENNINGS, P.C. *Response of simple yielding structures to earthquake excitation*. California Institute of Technology, Pasadena, California, junio 1963.
4. HOUSNER, G.W. Behaviour of structures during earthquakes. *Journal of the Engineering Mechanics Division*, ASCE, vol. 85, EM 4, pp. 109 - 129, (agosto 1959).
5. *Manual del Lector Fotoeléctrico*. Laboratorio de Computación y Servomecanismos. Universidad de Chile. Publicación n° 63.
6. *Manual de semiconductores RCA*.
7. *Manual de semiconductores Philips*.
8. *Fairchild Industrial Resistor - Transistor Micrologic Integrated Circuits*. Composite Data Sheets, junio 1966.

9. HUSID, R. *Curso de Dinámica Estructural. Apuntes de clases, Curso de Dinámica Estructural, Escuela de Ingeniería, Universidad de Chile, 1969.*
10. ALFORD, J.L., HOUSNER, G.W. and MARTEL, R.R. *Spectrum analysis of strong motion earthquakes*, Earthquake Engineering Research Laboratory, California Institute of Technology, Pasadena, California, agosto 1951. Revisado en agosto 1964.
11. HUSID, R., GOMEZ, N. y SANTOLAYA, A. *Análisis de terremotos peruanos. Primer Congreso Peruano de Ingeniería Antisísmica, septiembre 1969, Lima, Perú.*
12. HUSID, R., MEDINA, H. y RIOS, J. *Análisis de terremotos norteamericanos y japoneses. Revista del IDIEM, vol. 8, n° 2, septiembre 1969, pp. 55 - 82.*
13. JENNINGS, P.C. *Velocity Spectra of the Mexican Earthquakes of 11 May and 19 May, 1962.* Earthquake Engineering Research Laboratory, California Institute of Technology, Pasadena, California, diciembre 1962.
14. HUSID, R., GUILOFF, R. y ROIZEN, S. *Análisis de terremotos chilenos y mejicanos. Revista del IDIEM, vol. 8, n° 3, diciembre 1969, pp. 121 - 144.*
15. BRADY, A.G. *Studies of response to earthquake ground motion.* Ph. D. Thesis, CALTECH, 1966.

STRUCTURAL ANALYSIS OF EARTHQUAKES BY MEANS OF HYBRID DIGITAL-ANALOG COMPUTER

SUMMARY:

The design and construction of a buffer for a digital-analog converter, based in microcircuits, is described. Its function is to serve as a link and adapter of the information between the punch cards and the digital-analog converter. The latter delivers a voltage signal that corresponds to the accelerogram digitized originally, allowing in this way its processing, by means of methods proper of analog computations, with the correspondent flexibility and economy of operation characteristic to these methods.

The results obtained in recorders are indicated and compared with those obtained using only digital procedures. It is concluded that the method used in this work is satisfactory because it is perfectly comparable in accuracy to the digital procedure.